

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-170729
 (43)Date of publication of application : 04.07.1995

(51)Int.CI. HO2M 3/28

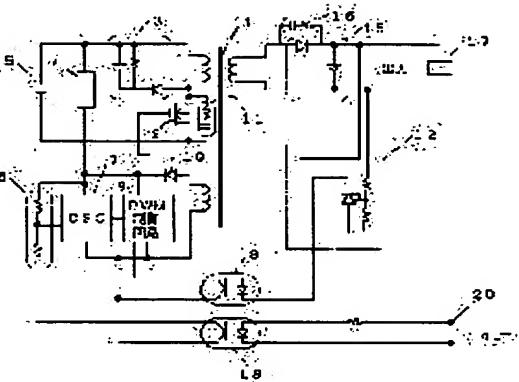
(21)Application number : 05-311454 (71)Applicant : RICOH CO LTD
 (22)Date of filing : 13.12.1993 (72)Inventor : SHIMASHITA ISHIO

(54) SWITCHING POWER UNIT

(57)Abstract:

PURPOSE: To reduce the loss of a power source at small load and also, suppress the cost increase a power unit by changing over the repeat frequency of a pulse signal applied to a switching means into at least two stages.

CONSTITUTION: For a PWM control circuit 8, repeat frequency generates pulse signals (binary signals) fixed in repeat frequency based on the triangular waves outputted by a triangular waves oscillating circuit 7, and a switching element 2 is turned on or turned off continuously by the outputted pulse signals. And, when the switching element 2 is on, a current flows into the primary winding of a transformer 1 from a DC power source 5, and energy is accumulated in the transformer 1, and when it is turned off, voltage is induced in the secondary winding of the transformer 1 by the energy accumulated in the transformer 1, and it is rectified and supplied to the load 17 through a rectifying and smoothing circuit 15. Accordingly, the energy loss inside the power source can be reduced and the conversion efficiency can be raised by lowering the switching frequency only at need, according to the magnitude of the load power.



LEGAL STATUS

[Date of request for examination]	11.05.2000
[Date of sending the examiner's decision of rejection]	17.03.2003
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-170729

(43)公開日 平成7年(1995)7月4日

(51)Int.Cl.⁶

H 02 M 3/28

識別記号

庁内整理番号

F I

技術表示箇所

H

B

P

審査請求 未請求 請求項の数4 OL (全7頁)

(21)出願番号

特願平5-311454

(22)出願日

平成5年(1993)12月13日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 島下石男

東京都大田区中馬込1丁目3番6号 株式会社リコー内

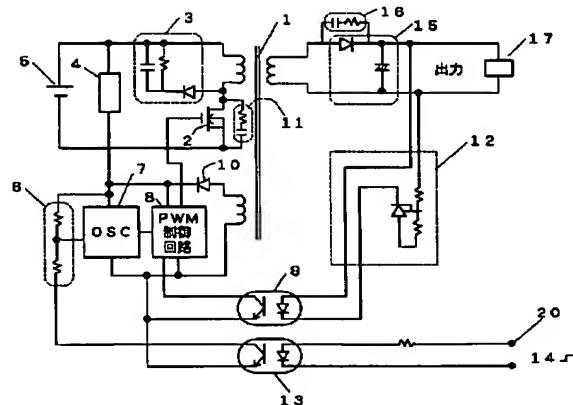
(74)代理人 弁理士 杉信興

(54)【発明の名称】スイッチング電源装置

(57)【要約】

【目的】システムの省電力制御に伴なって、電源の負荷電力が大幅に変化する場合に、軽負荷時の電源内部のエネルギー損失を減らす。

【構成】待機時と定常負荷時で発振器の周波数を切り替え、待機時には定常負荷時に比べて、スイッチングの繰り返し周波数を下げる。周波数の切り替えは、システム側で制御するか、又は電源内に設置した自動切換回路で、負荷の大きさを識別して実行する。電源投入時には、定常負荷に対応する高い周波数に初期設定する。



1

2

【特許請求の範囲】

【請求項1】 周波数がほぼ一定の信号を出力する発振手段；入力電力をスイッチングして出力に伝達するスイッチング手段；該スイッチング手段の出力電圧もしくは出力電流と、前記発振手段が出力する信号とに基づいて、デューティが制御されたパルス信号を生成し該パルス信号を前記スイッチング手段に印加する制御手段；を備えるスイッチング電源装置において：前記スイッチング手段に印加されるパルス信号の繰り返し周波数を少なくとも2段階に切り換える、周波数切り替え手段；及び前記周波数切り替え手段に周波数の切り換えを指示する信号を印加する制御端子；を設けたことを特徴とするスイッチング電源装置。

【請求項2】 負荷電力が定常状態よりも小さい時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数を、定常状態よりも低くする周波数低減手段を設けた、前記請求項1記載のスイッチング電源装置。

【請求項3】 電源装置の起動時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数を、高く設定する初期化手段を設けた、前記請求項1記載のスイッチング電源装置。

【請求項4】 スイッチング電源装置内部の動作状態を監視して、負荷電力の大小を検出し、その検出結果に応じて前記制御端子を制御する待機状態自動識別手段を設けた、前記請求項1記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、スイッチング電源装置に関し、特に、それを使用するシステム、例えばファクシミリ、複写機、レーザプリンタ等の待機状態における消費電力の低減に関する。

【0002】

【従来の技術】 近年、地球環境保護の為にエネルギーの無駄使いは許されない社会情勢であり、待機時の消費電力低減は重要な課題となっている。例えば、米国環境保護局（EPA）は、コンピュータ、CRTディスプレイ及びプリンタの消費電力を待機時に30W以下に抑えることを奨励している。また、スウェーデンの公的機関であるNUTEKは、CRTディスプレイに対してEPAよりも更に厳しい基準を策定している。

【0003】 現在のコンピュータ、CRTディスプレイ、プリンタ等のシステムは、定常動作時にかなり大きな定格電力を消費するので、上記のような規制に従ってシステムを構成する場合、システムの消費電力は、定常動作時と待機時とで非常に大きく変化することになる。

【0004】 ところで、コンピュータ、CRTディスプレイ、プリンタ等のシステムにおいては、従来より電源としてスイッチング電源装置を利用している。この種のスイッチング電源装置は、一定の発振周波数に同期して

10

20

30

40

50

電力のスイッチングを実施するとともに、スイッチングのデューティ制御によって、負荷電圧又は電流を一定に維持するように構成される。また、スイッチング電源装置は、それを使用するシステム装置の定常動作時の負荷条件で最適な動作をする様に設計される。このように設計された固定周波数スイッチング電源装置の変換効率は、システムの定常動作時の負荷条件では70～80%以上の高い値を維持出来るため、エネルギーの無駄使いは少ない。

【0005】 ところが、システムの待機時にその消費電力低減動作によって負荷電流が小さくなると、スイッチング電源装置の変換効率は大幅に低下する。特に、負荷電流が定常動作時の10分の1以下になると、極端に変換効率が低下する。従って、システム装置が待機中の時には、電源装置の内部損失がシステム装置全体の消費電力の大半を占める結果となるため、電源装置の変換効率低下が、システム装置全体の消費電力低減の妨げとなる。

【0006】 このため、例えば「日経エレクトロニクス」1993年9月13日号のP103, P127で指摘されているように、電力容量が小さい補助電源を、電源回路本体とは別に用意しなければ、待機時の電源装置の損失を低減できない。

【0007】

【発明が解決しようとする課題】 電力容量が小さい補助電源を主電源とは別に設け、システム装置の待機時は主電源装置の動作を停止させることにより、待機時に電源の損失を低減し、システム全体の消費電力を大幅に低減しうる。しかしながら、補助電源を新たに設置すると、電源装置の大幅なコスト上昇は避けられない。

【0008】 従って本発明は、小負荷時に電源自体の損失を低減するとともに、電源装置のコスト上昇を抑制することを課題とする。

【0009】

【課題を解決するための手段】 上記課題を解決するため、本発明では、周波数がほぼ一定の信号を出力する発振手段（7）；入力電力をスイッチングして出力に伝達するスイッチング手段（2）；該スイッチング手段の出力電圧もしくは出力電流と、前記発振手段が出力する信号とに基づいて、デューティが制御されたパルス信号を生成し該パルス信号を前記スイッチング手段に印加する制御手段（8, 9, 12）；を備えるスイッチング電源装置において：前記スイッチング手段に印加されるパルス信号の繰り返し周波数を少なくとも2段階に切り換える、周波数切り替え手段（13）；及び前記周波数切り替え手段に周波数の切り換えを指示する信号を印加する制御端子（20）；を設ける。

【0010】 また請求項2では、負荷電力が定常状態よりも小さい時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数

を、定常状態よりも低くする周波数低減手段（35）を設ける。

【0011】また請求項3では、電源装置の起動時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数を、高く設定する初期化手段（31）を設ける。

【0012】また請求項4では、スイッチング電源装置内部の動作状態を監視して、負荷電力の大小を検出し、その検出結果に応じて前記制御端子を制御する待機状態自動識別手段（18）を設ける。

【0013】なお上記括弧内に示した記号は、後述する実施例中の対応する要素の符号を参考までに示したものであるが、本発明の各構成要素は実施例中の具体的な要素のみに限定されるものではない。

【0014】

【作用】一般に、スイッチング電源装置は、発振回路、スイッチング回路、及び出力の安定化のためにスイッチング回路のスイッチングのタイミングを制御するデューティ制御回路を備える。この種のスイッチング電源装置における電力の損失は、ほとんどが、スイッチング素子及びその周辺に設置されるスナバー回路によって生じるが、損失の大きさは、スイッチング周波数に概ね比例する傾向にある。しかし、スイッチング周波数が低い場合、負荷電力が大きい時には、トランジistorで磁気飽和が生じ動作が不安定になる。磁気飽和をなくすには、トランジistorを大型化しなければならない。

【0015】本発明では、スイッチング手段に印加されるパルス信号の繰り返し周波数を少なくとも2段階に切り換える、周波数切り替え手段とそれに周波数の切り換えを指示する信号を印加する制御端子を設けてあるので、必要に応じて、スイッチング周波数の切り換えを実施することができる。即ち、負荷が小さい時には、トランジistorの磁気飽和が生じる危険がないので、スイッチング周波数を下げるにより、電源の変換効率を上げることができ、システム全体の消費電力を下げることができる。

【0016】請求項2においては、周波数低減手段（35）の制御によって、負荷電力が定常状態よりも小さい時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数が、定常状態よりも低く設定される。

【0017】また請求項3では、初期化手段（31）の制御によって、電源装置の起動時に、前記制御端子を制御して、前記スイッチング手段に印加されるパルス信号の繰り返し周波数が高く設定される。初期状態では、負荷電力が小さいとは限らないので、周波数が低いと、トランジistorの磁気飽和が生じ電源供給動作が不安定になる可能性があるが、この発明では、電源装置の起動時には、確実に周波数が高く設定される（定常負荷時の周波数）ので、安定した動作が実現する。

【0018】また請求項4では、待機状態自動識別手段（18）がスイッチング電源装置内部の動作状態を監視して、負荷電力の大小を検出し、その検出結果に応じて前記制御端子を制御するので、電源を省電力制御するための制御回路を、システム本体側に設置する必要がない。

【0019】

【実施例】一実施例の電源装置の回路構成を図1に示す。概略でいうと、図1に示す電源装置は、一般的な固定周波数スイッチング電源回路に、周波数切り替え回路6、フォトカプラ13、及び周波数切り替え制御端子20を附加した構成になっている。制御端子20には、図示しない外部のシステムコントローラから、二値信号が周波数切り替え信号14として印加される。

【0020】この電源装置の動作を説明する。直流電源5から電力を供給することにより、起動回路4が動作し、PWM制御回路8と三角波発振回路7に電源が供給され、動作を開始する。PWM制御回路8は、三角波発振回路7が出力する三角波に基づいて、繰り返し周波数が一定のパルス信号（二値信号）を生成する。PWM制御回路8が出力するパルス信号によって、スイッチング素子2が連続的にオン／オフ制御される。スイッチング素子2がオン状態の時には、スイッチング素子2を介して直流電源5からトランジistor1の一次巻線に電流が流入し、トランジistor1にエネルギーが蓄積される。次にスイッチング素子2がオフすると、トランジistor1に蓄積されたエネルギーによって、トランジistor1の二次側巻線に電圧が誘起し、この電圧は整流平滑回路15を通って整流され、負荷17に供給される。誤差検出增幅回路12は、整流平滑回路15の出力電圧を検出し、それをフォトカプラ9を介してPWM制御回路8にフィードバックする。このフィードバックによって、出力電圧が予め定めた目標値に近づく方向に、PWM制御回路8が出力するパルス信号のデューティが自動的に調整される。これによって、電源の出力電圧が安定化される。

【0021】図1の回路において、スナバー回路3は、スイッチング素子2がオンからオフに変化する瞬間に、トランジistor1の一次巻線に発生する、サージ電圧を低減するために設けてある。スナバー回路11も同様な機能を果たす。もう1つのスナバー回路16は、整流平滑回路15の整流器によって発生するスイッチングノイズを低減するために設けてある。

【0022】ここで、直流電源5の電圧及び負荷17の大きさ（負荷電流）を一定と仮定すると、スナバー回路3、11及び16は、いずれも、スイッチング素子2のスイッチング周波数に概ね比例したエネルギー損失を生じる。またスイッチング素子2も、スイッチング動作（オン／オフ、オフ／オンの動作）時に、スイッチング周波数に概ね比例したエネルギー損失を伴なう。即ち、50スイッチング周波数を下げれば、電源内部の損失を減ら

して変換効率を高めることができる。

【0023】但し、スイッチング周波数を初めから低く設定すると、負荷電力が大きい時に、トランス1で磁気飽和が生じ動作が不安定になるので、このような磁気飽和をなくするために、トランスを大型化しなければならない。しかし、負荷電力が大きい時には、高いスイッチング周波数でも充分に高い変換効率が得られているので、周波数を下げる必要はなく、負荷電力が小さい時には、スイッチング周波数を下げることによって、エネルギー損失の減少による変換効率の著しい改善が認められる。

【0024】従って、負荷電力の大小に応じて、必要な時だけスイッチング周波数を下げることによって、トランスを大型化することなく、電源内部のエネルギー損失を減らし、変換効率を上げることができる。

【0025】この実施例では、周波数切り替え信号14を制御端子20に印加することによって、フォトカプラ13を介して、周波数切り替え回路6を制御し、図2に示すように、三角波発振回路7が outputする信号の繰り返し周波数を二值的に切り換えることができる。

【0026】そこで、システムコントローラが図3に示すように周波数切り替え信号14をオン／オフ制御することによって、トランス1の大型化やその磁気飽和を伴なうことなく、システム待機時の電源内部のエネルギー損失を減らし、変換効率を上げることができる。

【0027】図3を参照して説明する。システムの電源スイッチがオンし、システムコントローラが動作を開始すると、まずステップ31でシステム動作の初期化を実行する。またここで、周波数切り替え信号14をオフし、スイッチング周波数が高く（定常動作時の周波数に）なるように初期化する。従って、この時に大きな負荷電流が流れたとしても、トランス1の磁気飽和は生じない。

【0028】ステップ32では、システムが待機状態か否かを識別し、定常動作時であればステップ33に進み、待機状態であればステップ35に進む。即ち、定常動作時には、周波数切り替え信号14をオフしてスイッチング周波数を高く設定し、待機状態の時には、周波数切り替え信号14をオンしてスイッチング周波数を低く設定する。

【0029】従って、システムが負荷電流の小さい待機状態の時のみ、スイッチング周波数が低く設定されるので、待機時に電源内部でのエネルギー損失を大幅に低減でき、しかも定常動作時には、スイッチング周波数が再び高くなるので、大型のトランスを用いなくても、トランスで磁気飽和が生じることはない。

【0030】もう1つの実施例の電源の回路構成を図4に示す。概略でいうと、図4に示す電源装置は、一般的な固定周波数スイッチング電源回路に、周波数切り替え回路6と、待機状態検出回路18を付加した構成になつ

ている。なお図4において、図1と同一の構成要素には、同一の符号を付して示してある。

【0031】図4に示す電源装置の大部分は、既に説明した図1の電源装置と同一であるので、図1と異なる部分のみについて説明する。PWM制御回路8がoutputするパルス信号が、新たに設置した待機状態検出回路18にも入力される。待機状態検出回路18は、周波数切り替え信号14を生成し、周波数切り替え回路6に印加する。即ちこの実施例では、待機状態検出回路18が、スイッチング周波数の自動切換制御を実施する。

【0032】待機状態検出回路18の回路構成を図5に示す。図5を参照すると、待機状態検出回路18は、抵抗器R1とコンデンサC1である積分回路と、アナログ比較器COMP1及び基準電圧源V1であるパルス幅検出回路と、ダイオードD1、抵抗器R2、コンデンサC2である積分回路と、基準電圧源V2及びアナログ比較器COMP2である状態検出回路とで構成されている。

【0033】この待機状態検出回路18の各部の信号のタイムチャートを図6に示す。図6を参照して説明する。システムが待機状態の時には、負荷電流が小さいので、PWM制御回路8がoutputするパルス信号はパルス幅が小さい（デューティが小さい）。コンデンサC1の端子間には、パルス信号をC1、R1により積分した電圧が現われるので、システムが待機状態の時には、C1の端子間電圧が、基準電圧源のしきい値電圧V1よりも低くなるので、アナログ比較器COMP1の出力はLOWレベルとなり、アナログ比較器COMP2の出力は、待機状態を示すLOWレベルになる。

【0034】次に、システムが定常の動作状態に移動すると、負荷電流が大きくなるので、この時には、PWM制御回路8がoutputするパルス信号はパルス幅が大きくなる。この場合、パルス信号をC1、R1で積分した比較的レベルの高い電圧が、C1の端子間に現われ、この電圧がV1より高くなると、アナログ比較器COMP1の出力はHIGHレベルとなり、ダイオードD1を介してコンデンサC2を急速に充電し、C2の端子間電圧がV2以上となり、アナログ比較器COMP2は動作状態を示すHIGHレベルの信号をoutputする。

【0035】次に、システムが待機状態に移行すると、再び負荷電流が小さくなり、PWM制御回路8がoutputするパルス信号のパルス幅が小さくなるので、C1の電圧がV1以下に低下し、COMP1の出力はLOWレベルに移行する。しかしこの場合は、抵抗器R2を通してコンデンサC2がゆっくり放電されるので、アナログ比較器COMP2の出力は、動作状態信号をしばらく維持した後に待機状態の信号をoutputする。

【0036】以上のように、アナログ比較器COMP2の出力信号が、待機状態信号時（LOWレベル）はスイッチング周波数切り替え回路6を介して、三角波発振回路7の発振周波数を下げ、スイッチング素子2のスイッ

7

チングの繰り返し周波数を低くする。そして、動作状態信号時 (High レベル) は、三角波発振回路 7 の発振周波数を上げ、スイッチング素子 2 のスイッチングの繰り返し周波数を高くする。

【0037】従って、実施例 1 と同様に、待機状態のみスイッチング周波数を低くすることができ、待機時の電源内部のエネルギー損失が低減される。しかも、切換のための制御を内部の待機状態検出回路が実施するので、システムの本体 (システムコントローラ) が特別な処理を実施する必要がない。

【0038】なお、図 5 には待機状態検出回路 18 の構成の一例を示したが、負荷の大きさに応じて変化する他の信号を監視したり、負荷電圧、や負荷電流を直接検出して待機状態か否かを検出するように構成することも可能である。

【0039】

【発明の効果】以上のとおり、本発明では、必要に応じてスイッチング周波数の切り替えを実施することができる。即ち、負荷が小さい時には、トランジストの磁気飽和が生じる危険がないので、スイッチング周波数を下げるこことにより、電源の変換効率を上げることができ、システム全体の消費電力を下げることができる。

【0040】また請求項 2 によれば、周波数低減手段 (35) の制御により、負荷電力が定常状態よりも小さい時に、スイッチング手段に印加されるパルス信号の繰り返し周波数が、定常状態よりも低く設定されるので、負荷が小さい時に電源の変換効率を上げることができる。

【0041】また請求項 3 によれば、初期化手段 (31) の制御によって、電源装置の起動時に、スイッチング手段に印加されるパルス信号の繰り返し周波数が高く設定されるので、初期状態で負荷電力が大きい場合で

10

も、安定した電源の動作が実現する。

【0042】また請求項 4 によれば、待機状態自動識別手段 (18) がスイッチング電源装置内部の動作状態を監視して、自動的に周波数を切り換えるので、電源を省電力制御するための制御回路を、システム本体側に設置する必要がない。

【図面の簡単な説明】

【図 1】 第 1 実施例の電源の構成を示すブロック図である。

【図 2】 図 1 の回路の信号を示すタイムチャートである。

【図 3】 図 1 の回路を制御するシステムコントローラの動作を示すフローチャートである。

【図 4】 第 2 実施例の電源の構成を示すブロック図である。

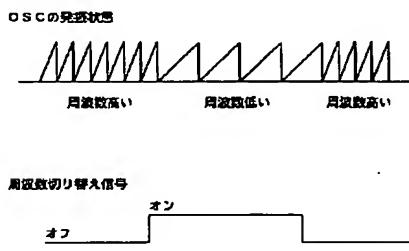
【図 5】 図 4 の回路 18 の構成を示すブロック図である。

【図 6】 図 5 の回路の信号を示すタイムチャートである。

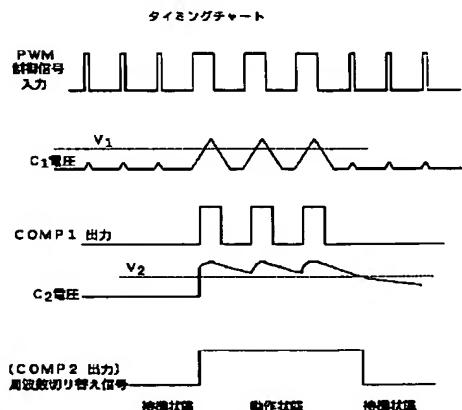
【符号の説明】

1 : トランジスト	2 : スイッチング素子
3, 11, 16 : スナバー回路	4 : 起動回路
5 : 電源	6 : 周波数切り替え回路
7 : 三角波発振回路	8 : PWM 制御回路
9 : フォトカプラ	10 : ダイオード
12 : 誤差検出增幅回路	13 : フォトカプラ
14 : 周波数切り替え信号	15 : 整流平滑回路
17 : 負荷	18 : 待機状態検出回路
20 : 制御端子	

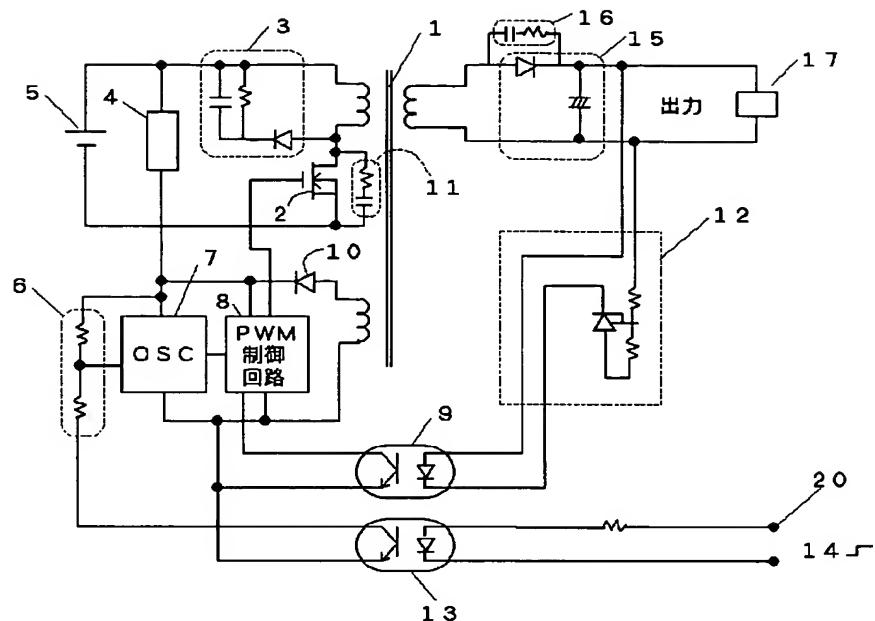
【図 2】



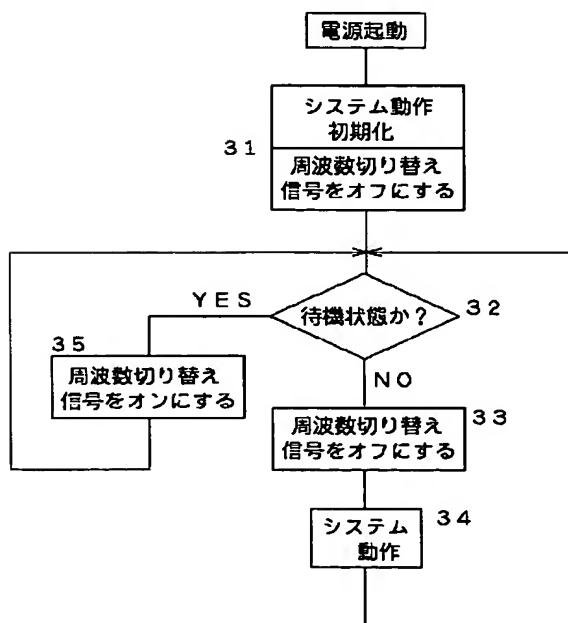
【図 6】



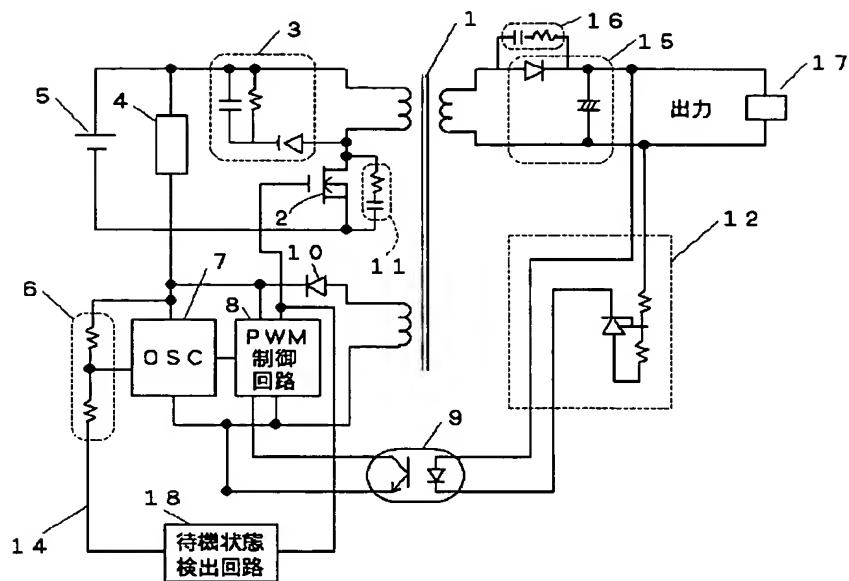
【図1】



【図3】



【図4】



【図5】

待機状態検出回路の実施例

